

TCN 68 - 225: 2004

**GIAO DIỆN KÊNH THUÊ RIÊNG CẤU TRÚC SỐ
VÀ KHÔNG CẤU TRÚC SỐ TỐC ĐỘ 2048 kbit/s**

YÊU CẦU KỸ THUẬT

**NETWORK INTERFACE PRESENTATION OF 2048 kbit/s DIGITAL
UNSTRUCTURED AND STRUCTURED LEASED LINES**

TECHNICAL REQUIREMENTS

MỤC LỤC

<i>Lời nói đầu</i>	4
1. Phạm vi áp dụng	5
2. Tài liệu tham chiếu chuẩn	5
3. Thuật ngữ, định nghĩa và các chữ viết tắt	6
4. Các yêu cầu kỹ thuật	7
4.1. Các đặc tính vật lý của giao diện	7
4.2. Các đặc tính điện của giao diện	7
Phụ lục A (Quy định) Các phương pháp kiểm tra	12
A.1. Mã hóa tín hiệu tại cổng lối ra	12
A.2. Dạng xung ở cổng lối ra	12
A.3. Suy hao phản xạ ở cổng lối vào.....	13
A.4. Giới hạn suy hao lối vào và miễn nhiệm với các phản xạ	14
A.5. Khả năng chịu điện áp dọc và việc mã hóa lối vào HDB3	16
A.6. Trở kháng so với đất	17
A.7. Định thời lối ra trong điều kiện lỗi.....	18
A.8. Rung pha lối ra và lối vào	18
Phụ lục B (Quy định) Định nghĩa mã HDB3	20
B.1. Khái quát	20
B.2. Định nghĩa.....	20

CONTENTS

FOREWORD.....	21
1. Scope	22
2. Normative references	22
3. Definitions and Abbreviations	23
4. Technical requirements	24
4.1. Physical characteristics.....	24
4.2. Electrical characteristics	24
Annex A (Normative) Test methods	29
A.1. Signal coding at the output port	29
A.2. Waveform shape at output port	30
A.3. Return loss at input port.....	31
A.4. Input loss tolerance and immunity against reflections.....	32
A.5. Tolerable longitudinal voltage and HDB3 input coding.....	34
A.6. Impedance towards ground.....	34
A.7. Output timing under failure conditions	35
A.8. Input and output jitter	35
Annex B (Normative) Definition of HDB3 code	37
B.1. General	37
B.2. Definition.....	37

LỜI NÓI ĐẦU

Tiêu chuẩn Ngành TCN 68-225: 2004 “**Giao diện kênh thuê riêng cấu trúc số và không cấu trúc số tốc độ 2048 kbit/s – Yêu cầu kỹ thuật**” được xây dựng dựa trên cơ sở chấp thuận áp dụng nguyên vẹn tiêu chuẩn ETSI EN 300 418 V1.2.1 (02-2001) của Viện Tiêu chuẩn Viễn thông châu Âu.

Tiêu chuẩn Ngành TCN 68-225: 2004 do Viện Khoa học Kỹ thuật Bưu điện (RIPT) biên soạn theo đề nghị của Vụ Khoa học - Công nghệ và được ban hành theo Quyết định số 33/2004/QĐ-BBCVT ngày 29/7/2004 của Bộ trưởng Bộ Bưu chính, Viễn thông.

Tiêu chuẩn Ngành TCN 68-225: 2004 được ban hành dưới dạng song ngữ (tiếng Việt và tiếng Anh). Trong trường hợp có tranh chấp về cách hiểu do biên dịch, bản tiếng Việt được áp dụng.

VỤ KHOA HỌC - CÔNG NGHỆ

GIAO DIỆN KÊNH THUÊ RIÊNG CẤU TRÚC SỐ VÀ KHÔNG CẤU TRÚC SỐ TỐC ĐỘ 2048 KBIT/S YÊU CẦU KỸ THUẬT

*(Ban hành kèm theo Quyết định số 33/2004/QĐ-BBCVT ngày 29/7/2004
của Bộ trưởng Bộ Bưu chính, Viễn thông)*

1. Phạm vi áp dụng

Tiêu chuẩn này quy định các yêu cầu kỹ thuật và các nguyên tắc kiểm tra đối với giao diện mạng của các kênh thuê riêng tốc độ 2048 kbit/s trở kháng 120 Ω , bao gồm:

- Kênh thuê riêng không cấu trúc số 2048 kbit/s;
- Kênh thuê riêng cấu trúc số 2048 kbit/s có tốc độ truyền tin là 1984 kbit/s.

Tiêu chuẩn này bao gồm các đặc tính vật lý, cơ khí và điện (trừ các khía cạnh về an toàn điện, quá áp và tương thích điện từ) của giao diện mạng, đồng thời đưa ra các phép kiểm tra thích hợp đối với thiết bị cung cấp giao diện.

Tiêu chuẩn này làm sở cứ cho việc quản lý kết nối kênh thuê riêng tốc độ 2048 kbit/s.

2. Tài liệu tham chiếu chuẩn

[1] ITU-T Recommendation G.703 (1998): "Physical/electrical characteristics of hierarchical digital interfaces".

[2] ITU-T Recommendation O.151 (1992): "Error performance measuring equipment operating at the primary rate and above".

[3] ETSI EN 300 247: "Access and Terminals (AT); 2048 kbit/s digital unstructured leased lines (D2048U); Connection characteristics".

[4] ETSI EN 300 248: "Access and Terminals (AT); 2048 kbit/s digital unstructured leased lines (D2048U); Terminal equipment interface".

[5] ETSI EN 300 419: "Access and Terminals (AT); 2048 kbit/s digital structured leased lines (D2048S); Connection characteristics".

[6] ETSI EN 300 418: "Access and Terminal (AT); 2048 kbit/s digital unstructured and structured leased lines (D2048U and D2048S); Network Interface Presentation".

[7] ETSI EN 300 420: "Access and Terminal (AT); 2048 kbit/s digital structured leased lines (D2048S) Terminal equipment interface".

3. Thuật ngữ, định nghĩa và các chữ viết tắt

3.1 Thuật ngữ, định nghĩa

Kênh thuê riêng: Phương tiện viễn thông của mạng viễn thông công cộng cung cấp các đặc tính truyền dẫn xác định giữa các điểm kết cuối mạng và không bao gồm các chức năng chuyển mạch mà người sử dụng có thể điều khiển được (ví dụ chuyển mạch theo yêu cầu).

Điểm kết cuối mạng: Các kết nối vật lý và các thông số kỹ thuật của chúng tạo thành một phần của mạng viễn thông công cộng, giúp cho việc truy nhập và truyền tin có hiệu quả qua mạng viễn thông đó.

PRBS(2¹⁵-1): Chuỗi bit giả ngẫu nhiên (PRBS) (theo khuyến nghị O.151 [2] của ITU-T, mục 2.1).

Thiết bị đầu cuối: Thiết bị dùng để kết nối tới mạng viễn thông công cộng để gửi, xử lý hay thu thập thông tin.

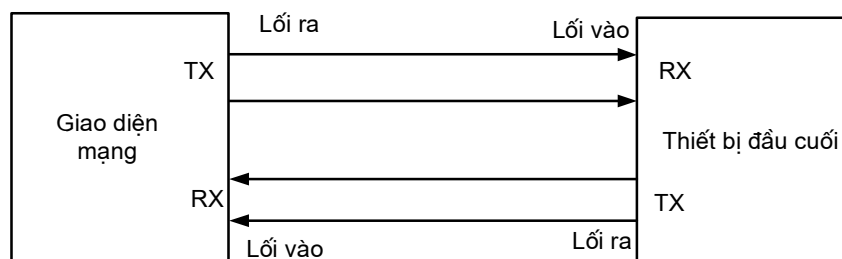
3.2 Các chữ viết tắt

AIS	Tín hiệu chỉ thị cảnh báo
AMI	Mã đảo cực luân phiên
CRC-4	Kiểm tra dư vòng 4 bit
D2048S	Kênh thuê riêng cấu trúc số tốc độ 2048 kbit/s
D2048U	Kênh thuê riêng không cấu trúc số tốc độ 2048 kbit/s
dc	Dòng một chiều
EMC	Tương thích điện từ
ISDN	Mạng viễn thông số liên kết đa dịch vụ
NTP	Điểm kết cuối mạng
ONP	Mạng cung cấp mở
ppm	Phần triệu
PRBS	Chuỗi bit giả ngẫu nhiên
rms	Giá trị hiệu dụng
RX	RX là lối vào tín hiệu (tại giao diện kênh thuê riêng hoặc thiết bị kiểm tra, xem hình 1)
TX	TX là lối ra tín hiệu (tại giao diện kênh thuê riêng hoặc thiết bị kiểm tra, xem hình 1).

4. Các yêu cầu kỹ thuật

4.1. Các đặc tính vật lý của giao diện

Đôi dây phát là lối ra từ giao diện mạng. Đôi dây thu là lối vào giao diện mạng, như được minh họa trong hình 1.



Hình 1: Đấu nối vật lý

Việc sử dụng cáp có lớp bảo vệ ở phía thiết bị đầu cuối là cần thiết để đáp ứng được các yêu cầu về bức xạ và miễn nhiễm. Do vậy điểm kết cuối mạng phải cung cấp một điểm để kết nối vào lớp bảo vệ này (xem mục 4.1.2).

4.1.1. Đấu nối dây dẫn

Yêu cầu: Giao diện kênh thuê riêng phải cung cấp điểm đấu nối dây với dây dẫn đường kính nằm trong khoảng từ 0,4 đến 0,6 mm.

Kiểm tra: Không quy định.

4.1.2. Điểm kết nối lớp bảo vệ

Yêu cầu: NTP phải cung cấp một hoặc nhiều điểm để có thể kết nối với lớp bảo vệ của dây cáp.

Kiểm tra: Kiểm tra bằng mắt để đảm bảo rằng có cung cấp một hay nhiều điểm để kết nối với một hay nhiều lớp bảo vệ.

4.2. Các đặc tính điện của giao diện

4.2.1 Cổng lối ra

4.2.1.1 Mã hóa tín hiệu

Yêu cầu: Tín hiệu được phát đi ở cổng lối ra phải phù hợp với luật mã hóa HDB3 (xem phụ lục B).

Kiểm tra: Tiến hành kiểm tra theo mục A.1.

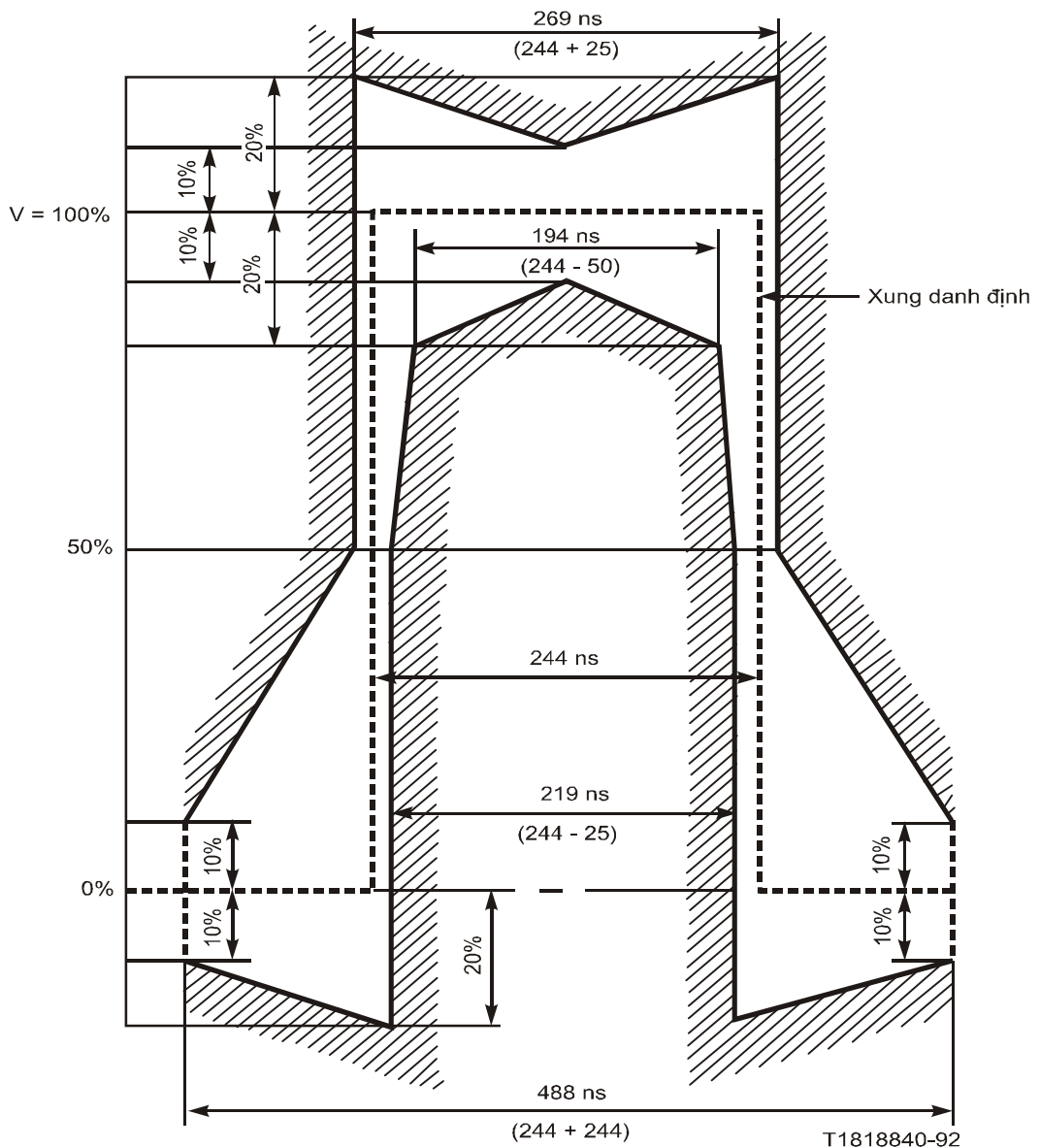
4.2.1.2 Dạng xung

Yêu cầu: Xung ở cổng lối ra phải phù hợp với các quy định nêu trong bảng 1 và hình 2 (được dựa trên Khuyến nghị G.703 [1] của ITU-T).

Bảng 1: Dạng xung ở cổng lối ra

Dạng xung (dạng danh định là hình chữ nhật)	Tất cả các xung của tín hiệu hợp lệ phải tuân theo mặt nạ xung như quy định trong hình 2 (đối với mọi cực tính). Giá trị V tương ứng với điện áp đỉnh danh định khi có xung.
Trở kháng tải thử	120 Ω thuần trở
Điện áp đỉnh danh định khi có xung V	3 V
Điện áp đỉnh khi không có xung	0 ± 0,3 V
Độ rộng xung danh định	244 ns
Tỷ số biên độ của xung dương và xung âm tại điểm giữa của khoảng xung	0,95 đến 1,05
Tỷ số độ rộng của xung dương và xung âm tại một nửa biên độ danh định	0,95 đến 1,05

Kiểm tra: Tiến hành kiểm tra theo mục A.2.



Hình 2: Mặt nạ xung 2048 kbit/s

4.2.1.3 Định thời lỗi ra trong điều kiện lỗi

Yêu cầu: Khi xảy ra lỗi trong mạng và nếu một tín hiệu xuất hiện tại lối ra của giao diện (ví dụ một tín hiệu chỉ thị cảnh báo (AIS)), định thời lỗi ra phải là 2048 kbit/s \pm 50 phần triệu.

Kiểm tra: Tiến hành kiểm tra theo mục A.7.

4.2.1.4 Trở kháng so với đất

Yêu cầu: Trở kháng so với đất của lối ra phải lớn hơn 1000 Ω trong dải tần từ 10 Hz đến 1 MHz khi được đo bằng một điện áp kiểm tra hình sin có giá trị hiệu dụng là 2 V. Đất phải là điểm kết nối với lớp bảo vệ được quy định trong mục 4.1.2.

Kiểm tra: Tiến hành kiểm tra theo mục A.6.

4.2.1.5 Rung pha lối ra

Yêu cầu: Rung pha cực đại tại cổng lối ra của kênh thuê riêng không được vượt quá giá trị giới hạn chỉ ra ở bảng 2, khi được đo bằng các bộ lọc tuyến tính có các tần số cắt được định trước.

Ở các tần số thấp hơn tần số tại điểm 3 dB dưới, suy hao của bộ lọc thông cao phải tăng với giá trị lớn hơn hoặc bằng 20 dB/10 độ chia. ở các tần số cao hơn tần số tại điểm 3 dB trên, suy hao của bộ lọc thông thấp phải tăng với giá trị lớn hơn hoặc tương đương 60 dB/10 độ chia.

Bảng 2: Rung pha lối ra lớn nhất

Độ rộng băng của bộ lọc đo		Rung pha lối ra
Tần số cắt dưới (thông cao)	Tần số cắt trên (thông thấp)	Khoảng đơn vị (UI) đỉnh - đỉnh (lớn nhất)
20 Hz	100 kHz	1,5 UI
18 kHz	100 kHz	0,2 UI

Kiểm tra: Tiến hành kiểm tra theo mục A.8.

4.2.2 Cổng lối vào

4.2.2.1 Mã hóa tín hiệu

Yêu cầu: Cổng lối vào phải giải mã mà không có lỗi các tín hiệu được mã hóa theo quy tắc mã hóa HDB3 (Xem phụ lục B).

Kiểm tra: Tiến hành kiểm tra theo mục A.5.

4.2.2.2 Suy hao phản xạ lối vào

Yêu cầu: Suy hao phản xạ lối vào phải lớn hơn hoặc bằng các giá trị ghi trong Bảng 3 - các giá trị này được trích từ mục 9.3 thuộc Khuyến nghị G.703 [1] của ITU-T.

Bảng 3: Suy hao phản xạ nhỏ nhất của cổng lối vào

Dải tần số	Suy hao phản xạ
51 kHz - 102 kHz	12 dB
102 kHz - 2048 kHz	18 dB
2048 kHz - 3072 kHz	14 dB

Kiểm tra: Tiến hành kiểm tra theo mục A.3.

4.2.2.3 Giới hạn suy hao lối vào

Yêu cầu: Cổng lối vào phải giải mã mà không mắc lỗi tín hiệu 2048 kbit/s như được định nghĩa trong các mục 4.2.1.1 và 4.2.1.2 ở trên nhưng bị thay đổi bởi một dây cáp hoặc dây cáp nhân tạo có các đặc điểm sau đây:

a) Suy hao theo luật 'f có các giá trị nằm trong khoảng từ 0 đến 6 dB tại tần số 1024 kHz;

b) Trở kháng đặc tính 120 Ω có dung sai $\pm 20\%$ trong dải tần số từ 200 kHz tới, nhưng không bao gồm, 1 MHz, và dung sai là $\pm 10\%$ tại tần số 1 MHz.

Kiểm tra: Tiến hành kiểm tra theo mục A.4.

4.2.2.4 Miễn nhiệm với các phản xạ

Yêu cầu: Khi một tín hiệu bao gồm sự kết hợp giữa một tín hiệu thường và một tín hiệu gây nhiễu được đưa tới cổng lối vào, thông qua một dây cáp nhân tạo có suy hao nằm trong khoảng từ 0 đến 6 dB tại 1 MHz, thì tín hiệu gây nhiễu phải không gây nên lỗi nào.

Tín hiệu thường phải là một tín hiệu được mã hóa theo HDB3, có dạng phù hợp với giới hạn trong Hình 2, có nội dung nhị phân phù hợp với PRBS(2¹⁵-1).

Tín hiệu gây nhiễu cũng giống như một tín hiệu thường nhưng bị suy hao 18 dB, tốc độ bit nằm trong khoảng 2048 kbit/s ± 50 phần triệu và định thời không đồng bộ với tín hiệu thường.

Kiểm tra: Tiến hành kiểm tra theo mục A.4.

4.2.2.5 Khả năng chịu điện áp dọc

Yêu cầu: Bộ thu tín hiệu phải hoạt động mà không bị lỗi với bất cứ tín hiệu vào nào nếu có điện áp dọc có giá trị hiệu dụng là 2 V trong dải tần số từ 10 Hz đến 30 MHz.

Kiểm tra: Tiến hành kiểm tra theo mục A.5.

4.2.2.6 Trở kháng so với đất

Yêu cầu: Trở kháng so với đất của cổng lối vào phải lớn hơn 1000 Ω với tần số nằm trong khoảng 10 Hz đến 1 MHz khi được đo bằng một điện áp kiểm tra

hình sin có giá trị hiệu dụng là 2 V. Đất (trong trường hợp này) phải là điểm kết nối lớp bảo vệ được quy định trong mục 4.1.2.

Kiểm tra: Tiến hành kiểm tra theo mục A.6.

4.2.2.7 Giới hạn rung pha lỗi vào

Yêu cầu: Kênh thuê riêng phải hoạt động với chất lượng quy định với rung pha lỗi vào là tổng của hai thành phần có băng tần giới hạn như ở bảng 4.

Bảng 4: Các thành phần của rung pha lỗi vào

Các bộ lọc tạo phổ rung pha (bậc 1)		Bộ lọc thông dải để đo rung pha lỗi vào	Rung pha lỗi vào đo được bằng bộ lọc thông dải
Tần số cắt dưới (thông cao)	Tần số cắt trên (thông thấp)	(Tần số cắt dưới bậc 1)	Khoảng đơn vị (UI) đỉnh - đỉnh (lớn nhất)
Chỉ thông thấp	4 Hz	4 Hz đến 100 kHz	1,1 UI
40 Hz	100 kHz	40 Hz đến 100 kHz	0,11 UI

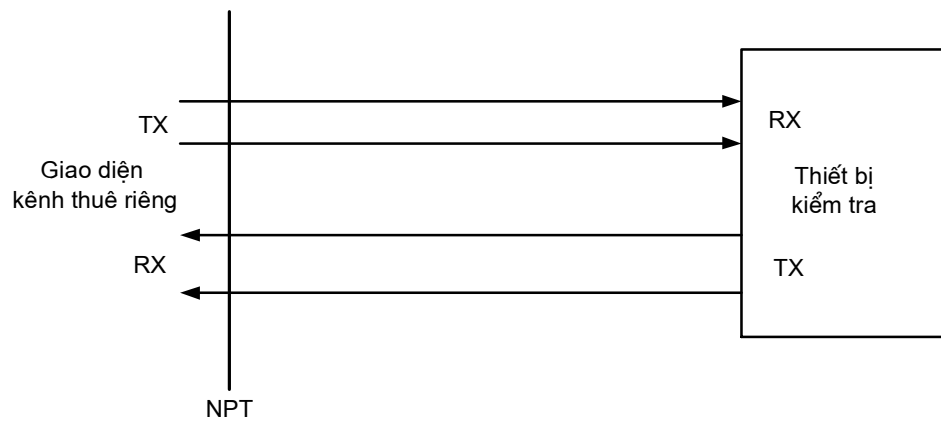
Kiểm tra: Tiến hành kiểm tra theo mục A.8.

PHỤ LỤC A
(Quy định)
CÁC PHƯƠNG PHÁP KIỂM TRA

A.1. Mã hóa tín hiệu tại cổng lối ra

Mục đích: Để kiểm tra xem việc mã hóa tín hiệu ở cổng lối ra của kênh thuê riêng có tuân theo các quy tắc mã hóa HDB3 như yêu cầu trong mục 4.2.1.1 hay không.

Cấu hình kiểm tra (Xem hình A.1):



Hình A1: Mã hóa tín hiệu cổng lối ra

Trạng thái giao diện: Cấp nguồn.

Tín hiệu thử: Giao diện của kênh thuê riêng sẽ phát một dòng bit bao gồm các chuỗi <0000><một số chẵn các giá trị MỘT><0000> và <0000><một số lẻ các giá trị MỘT><0000>, các chuỗi này phải được mã hóa thành tín hiệu HDB3; trong đó 0 là không có xung và 1 là có xung đưa vào bộ mã hóa HDB3.

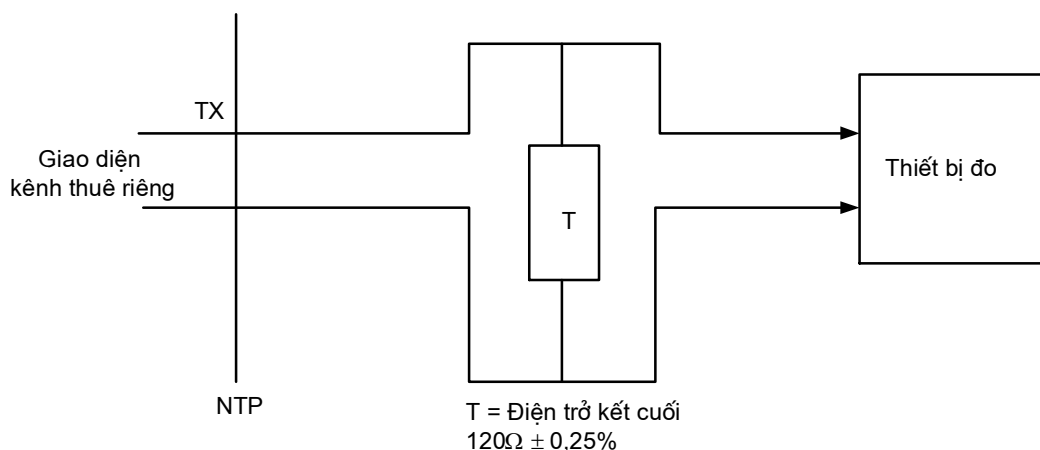
Giám sát: Dòng bit lối ra trong khoảng thời gian kiểm tra đủ để truyền 100 lần các mẫu trên cộng thêm thời gian cần thiết để phát hiện lỗi.

Kết quả: Không có lỗi nào trong việc mã hóa HDB3.

A.2. Dạng xung ở cổng lối ra

Mục đích: Để xác định dạng xung ở cổng lối ra có phù hợp với yêu cầu trong mục 4.2.1.2 không.

Cấu hình kiểm tra (Xem hình A.2):



Hình A.2: Dạng xung ở cổng lối ra

Trạng thái giao diện: Cấp nguồn.

Tín hiệu thử: Không quy định.

Giám sát:

- Các giá trị 1 và 0 được phát từ NTP, đo biên độ và dạng của các xung dương và âm (đo tại điểm giữa của khoảng xung) và độ dài thời gian của các xung dương và âm (đo tại một nửa của biên độ xung danh nghĩa, tức là 1,5 V);

- Độ chính xác tổng thể của phép đo phải tốt hơn 90 mV. Tất cả các phép đo phải được thực hiện với thiết bị đo có khả năng ghi lại dòng một chiều (dc). Băng tần có độ rộng lớn hơn hoặc bằng 200 MHz được sử dụng để phát hiện sự thay đổi của xung.

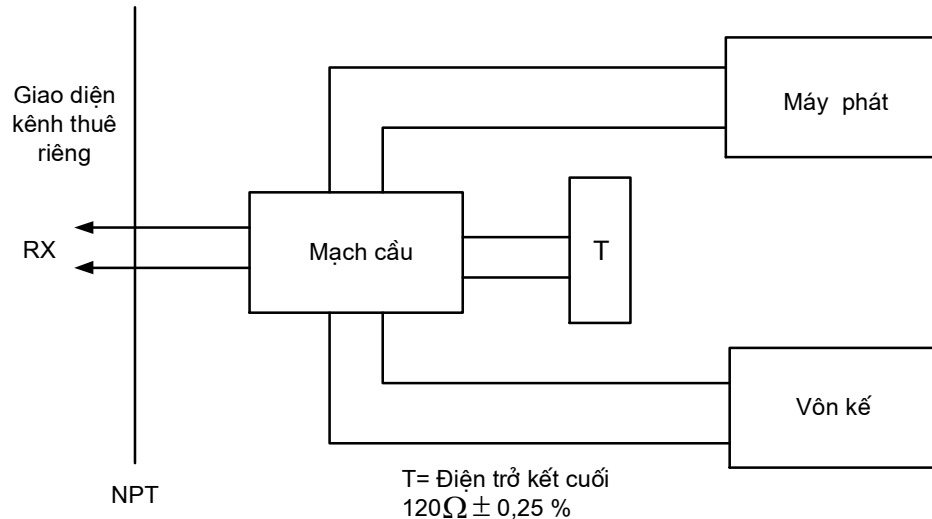
Kết quả:

- Cả xung dương và âm đều phải nằm trong giới hạn thuộc hình 2, trong đó $V = 100\%$ là 3 V;
- Khoảng bit tương ứng với giá trị 0 sẽ không có điện áp vượt quá $\pm 0,3$ V;
- Tỷ lệ giữa biên độ của các xung dương và âm nằm trong khoảng 0,95 đến 1,05;
- Tỷ lệ giữa độ rộng của các xung dương và âm nằm trong khoảng 0,95 đến 1,05.

A.3. Suy hao phản xạ ở cổng lối vào

Mục đích: Để kiểm tra xem suy hao phản xạ ở cổng lối vào của giao diện kênh thuê riêng có phù hợp với các yêu cầu của mục 4.2.2.2 hay không.

Cấu hình kiểm tra (Xem hình A.3).



Hình A.3: Suy hao phản xạ ở lối vào

Trạng thái giao diện: Cấp nguồn.

Tín hiệu thử: Tín hiệu hình sin có đỉnh 3 V tại lối vào của giao diện kênh thuê riêng có tần số biến động trong khoảng từ 51 kHz đến 3072 kHz.

Giám sát: Điện áp đo tại cầu đo, phản ánh điện trở kết cuối là 120 Ω, sử dụng một vôn kế chọn lọc có độ rộng băng nhỏ hơn 1 kHz.

Kết quả: Suy hao phản xạ đo được phải lớn hơn hoặc bằng các giá trị trong mục 4.2.2.2.

Lưu ý: Các đặc tính của máy phát và vôn kế có thể khác nhau tùy theo cầu đo, tuy nhiên, lỗi tổng cộng của cách bố trí kiểm tra phải nhỏ hơn 0,5 dB trong phạm vi 10 dB đến 20 dB. Khi được nối với một điện trở 120 Ω ± 0,25% thì suy hao phản xạ đo được của cầu phải cao hơn các giới hạn quy định đối với giao diện là 20 dB.

A.4. Giới hạn suy hao lối vào và miễn nhiệm với các phản xạ

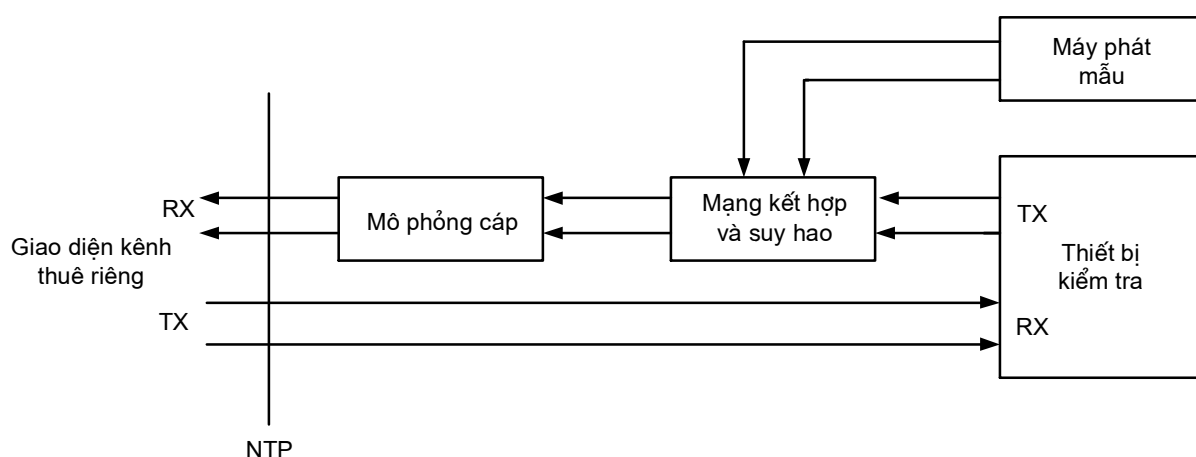
Mục đích: Để kiểm tra tính miễn nhiệm của cổng lối vào đối với tín hiệu gây nhiễu kết hợp với tín hiệu lối vào, như quy định trong mục 4.2.2.4, cả hai cùng không qua cấp (suy hao 0 dB), và qua cấp suy hao 6 dB, như quy định trong mục 4.2.2.3.

Cấu hình kiểm tra (Xem hình A.4):

- Tín hiệu gây nhiễu phải được kết hợp với tín hiệu cổng lối vào trong một mạng trở kháng 120 Ω, với suy hao 0 dB của tín hiệu chính và suy hao 18 dB của tín hiệu gây nhiễu;

- Bộ mô phỏng cáp phải có suy hao 6 dB đo được tại tần số 1024 kHz và đặc tính suy hao tuân theo luật 'f trong dải tần số từ 100 kHz đến 10 MHz;

- Sự phù hợp của giao diện sẽ được xác minh trong các điều kiện kiểm tra sau:
 - a) Không có bộ mô phỏng cáp và không có tín hiệu gây nhiễu;
 - b) Có bộ mô phỏng cáp và không có tín hiệu gây nhiễu;
 - c) Không có bộ mô phỏng cáp và có tín hiệu gây nhiễu;
 - d) Có bộ mô phỏng cáp và có tín hiệu gây nhiễu.
- Phép kiểm tra phải được lặp lại với các dây tại lối vào giao diện mạng (RX) bị đảo chiều.



Hình A.4: Miễn nhiệm với phản xạ

Trạng thái giao diện: Cấp nguồn, với dữ liệu nhận được đưa vòng trở lại cổng lối ra.

Tín hiệu thử:

Tín hiệu lối ra của thiết bị kiểm tra phải được mã hóa HDB3 và có dạng xung như hình 2. Nội dung nhị phân chứa trong các bit từ 9 đến 256 của khung là PRBS($2^{15}-1$). Tốc độ bit phải nằm trong khoảng 2048 kbit/s \pm 50 phần triệu.

Để giao diện kênh thuê riêng hoạt động được chính xác, dòng bit có thể đồng bộ với lối ra giao diện mạng và/hoặc được cấu trúc thành các khung, có kiểm tra dư vòng 4 bit (CRC-4), theo EN 300 419 [5]. Trong những khung không chứa tín hiệu đồng bộ khung, bit 3 (Chỉ thị cảnh báo đầu xa (RAI)) phải bị đưa về giá trị 0 và các bit từ 4 đến 8 (S_{a4} đến S_{a8}) phải được đưa về giá trị 1. Nội dung nhị phân của dữ liệu trong các bit từ 9 đến 256 của khung phải là một PRBS($2^{15}-1$).

Tín hiệu gây nhiễu từ máy phát mẫu phải:

- Được mã hóa HDB3 và có dạng xung như trong hình 15 của Khuyến nghị G.703 [1] của ITU-T, hình này được tái dựng lại trong hình 2 của tiêu chuẩn này;

- Có nội dung nhị phân là một PRBS($2^{15}-1$);
- Có một tốc độ bit danh định là 2048 kbit/s, không được đồng bộ với tín hiệu lỗi ra của thiết bị kiểm tra.

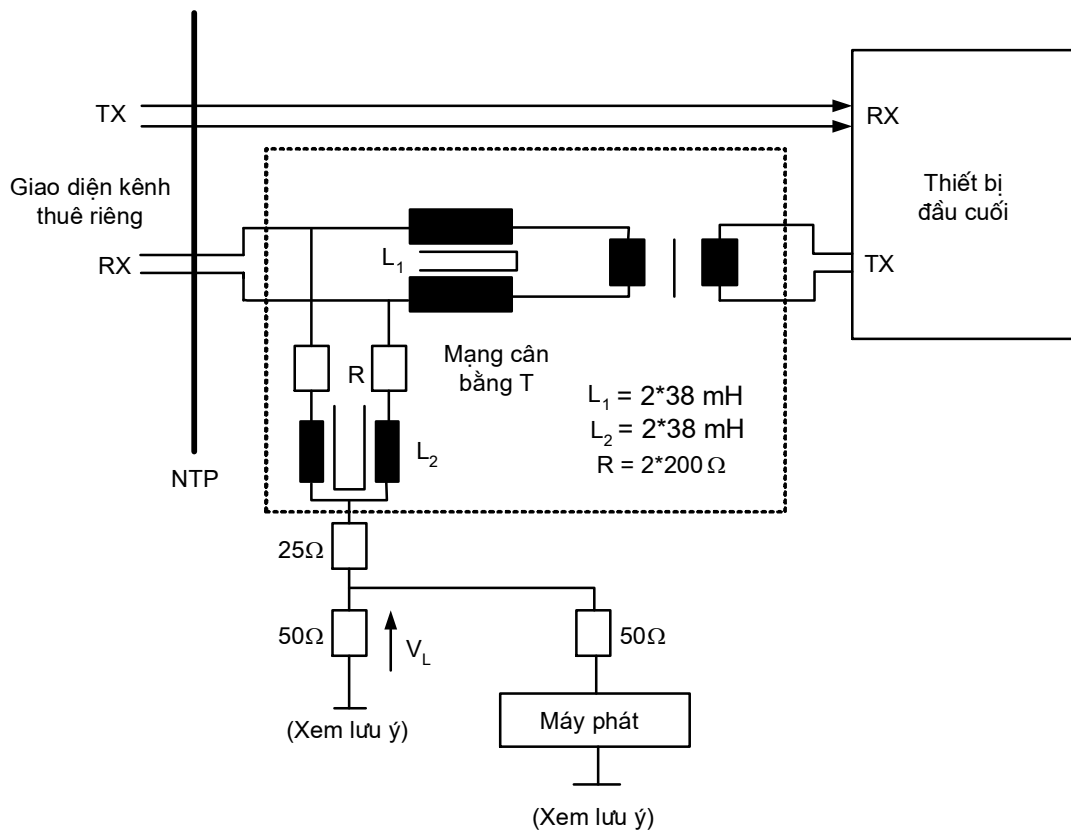
Giám sát: Dữ liệu ở cổng lỗi ra.

Kết quả: Không có lỗi bit nào trong khoảng thời gian ít nhất là 01 phút.

A.5. Khả năng chịu điện áp dọc và việc mã hóa lỗi vào HDB3

Mục đích: Để kiểm tra khả năng chịu đựng điện áp dọc nhỏ nhất tại lỗi vào của giao diện kênh thuê riêng như được ghi trong mục 4.2.2.5, và nhận chính xác mã HDB3 như được ghi trong mục 4.2.2.1.

Cấu hình kiểm tra (Xem hình A.5):



Lưu ý: Đất (trong ngữ cảnh này) là điểm kết nối với lớp bảo vệ được quy định trong mục 4.1.2

Hình A.5: Khả năng chịu điện áp dọc, việc mã hóa lỗi vào HDB3

Trạng thái giao diện: Cấp nguồn, với dữ liệu nhận được đưa vòng trở lại cổng lỗi ra.

Tín hiệu thử: Tín hiệu ra của thiết bị kiểm tra phải được mã hóa HDB3 và có dạng xung như trong hình 15 của Khuyến nghị G.703 [1] của ITU-T, hình này được tái dựng lại trong hình 2 của tiêu chuẩn này. Nội dung nhị phân phải là một PRBS($2^{15}-1$).

Để giao diện kênh thuê riêng vận hành chính xác, dòng bit có thể phải đồng bộ với lối ra giao diện mạng và/hoặc được cấu trúc thành các khung có CRC-4 theo EN 300 419 [5]. Trong các khung không chứa tín hiệu đồng bộ khung thì bit 3 (chỉ thị cảnh báo đầu xa) phải bị đưa về giá trị 0 và các bit từ 4 đến 8 (S_{a4} đến S_{a8}) phải được đưa về giá trị 1. Nội dung nhị phân của dữ liệu được trữ trong các bit từ 9 đến 256 của khung phải là một PRBS($2^{15}-1$).

Một điện áp dọc V_L có giá trị hiệu dụng là 2 V, ± 20 mV với tần số biến đổi trong khoảng 10 Hz đến 30 MHz phải được đặt vào trong ít nhất 02 giây.

Giám sát: Các dữ liệu tại cổng lối ra của kênh thuê riêng.

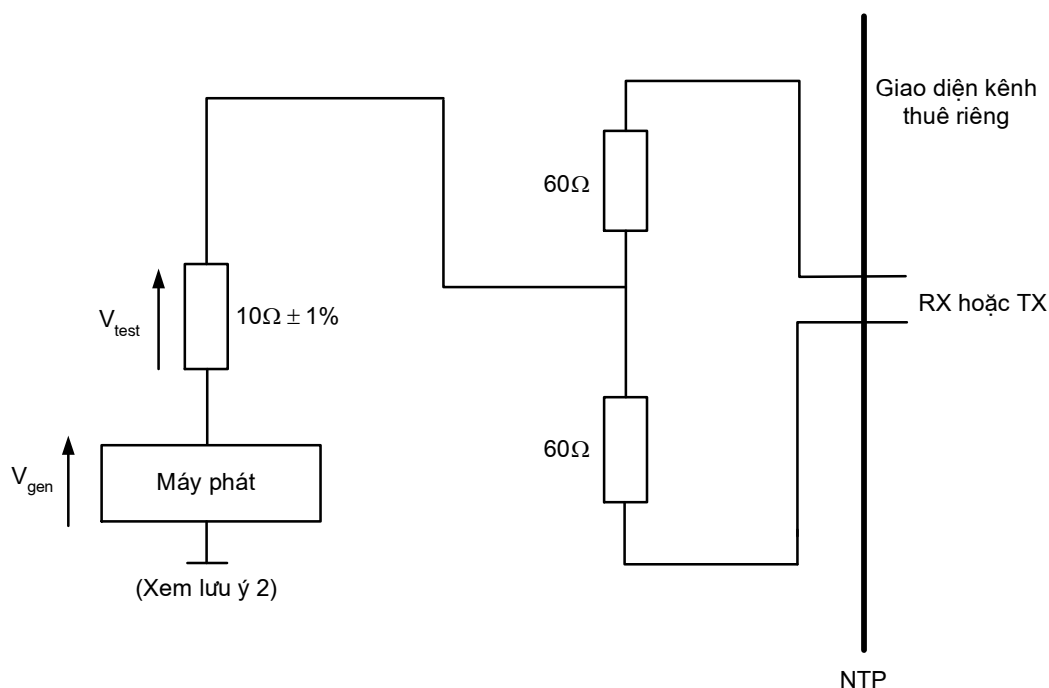
Kết quả: Không có lỗi nào trong PRBS nhận được từ kênh thuê riêng.

Lưu ý: Suy hao chuyển đổi dọc cố hữu của mạng cân bằng T phải lớn hơn 30 dB.

A.6. Trở kháng so với đất

Mục đích: Để kiểm tra trở kháng so với đất của cổng lối ra và cổng lối vào giao diện kênh thuê riêng như được quy định trong các mục 4.2.1.4 và 4.2.2.6.

Cấu hình kiểm tra (Xem hình A.6).



Lưu ý 1 : Các điện trở 60 Ω phải có độ chính xác trong khoảng 1% và chênh lệch ít hơn 0,1 %

Lưu ý 2 : Đất (trong ngữ cảnh này) là điểm kết nối trong lớp bảo vệ được quy định trong mục 4.1.2

Hình A.6: Trở kháng so với đất

Trạng thái giao diện: Cấp nguồn.

Tín hiệu thử: Tín hiệu kiểm tra hình sin (V_{gen}) có giá trị hiệu dụng là 2 V, ± 20 mV được đưa vào trong dải tần số từ 10 Hz đến 1 MHz.

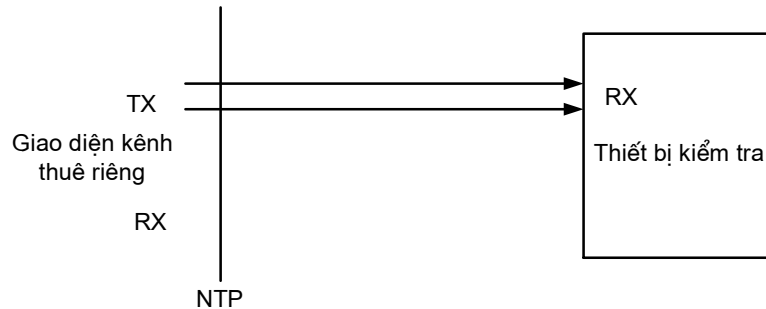
Giám sát: Điện áp của V_{test} .

Kết quả: Điện áp V_{test} phải có giá trị hiệu dụng nhỏ hơn 19,2 mV.

A.7. Định thời lỗi ra trong điều kiện lỗi

Mục đích: Để kiểm tra định thời lỗi ra nếu một tín hiệu ra xuất hiện trong các tình trạng hư hỏng mạng như đã nêu trong mục 4.2.1.3.

Cấu hình kiểm tra (Xem hình A.7):



Hình A.7: Định thời lỗi ra trong điều kiện lỗi

Trạng thái giao diện: Cấp nguồn.

Tín hiệu thử: Giao diện sẽ được cấu hình để cung cấp tất cả những tín hiệu có trong các tình trạng hư hỏng mạng, ví dụ như AIS.

Giám sát: Tốc độ bit ra từ giao diện kênh thuê riêng.

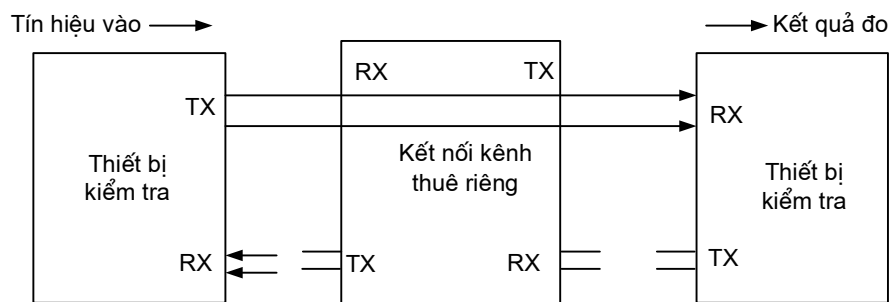
Kết quả: Tốc độ bit ra phải nằm trong giới hạn 2048 kbit/s \pm 50 phần triệu.

A.8. Rung pha lỗi ra và lỗi vào

Mục đích: Phép kiểm tra này được sử dụng để đo giới hạn rung pha lỗi vào (mục 4.2.1.5), rung pha lỗi ra lớn nhất (4.2.2.7).

Lưu ý: Có thể tìm các thông tin khác về việc đo rung pha trong Phần bổ sung ITU-T số 3.8, Tập IV.4 (1988).

Cấu hình kiểm tra: Thiết bị kiểm tra được nối vào cả hai đầu của kênh thuê riêng (Xem hình A.8), mỗi chiều được kiểm tra độc lập:



Hình A.8: Đo rung pha

Trạng thái kết nối: Sẵn sàng.

Tín hiệu thử: Thiết bị kiểm tra tạo ra dòng bit được mã hóa HDB3 có dạng xung phù hợp với hình 2 và đưa vào lối vào của kết nối kênh thuê riêng. Khi kênh thuê riêng cung cấp định thời mạng, phép kiểm tra sẽ được thực hiện với thiết bị kiểm tra đồng bộ với kết nối kênh thuê riêng. Khi kênh thuê riêng có khả năng mang định thời của người sử dụng, các phép kiểm tra sẽ được thực hiện ở tốc độ 2048 kbit/s + 50 ppm và 2048 kbit/s - 50 ppm.

Rung pha ghép vào chuỗi bit lối vào được tạo ra bởi bộ điều chế rung pha điều khiển theo điện áp, được điều chế bởi tín hiệu bao gồm hai tín hiệu:

a) Một tín hiệu xung vuông được tạo bởi dòng bit PRBS($2^9 - 1$) phát ra ở tần số 100 Hz. Tín hiệu sóng vuông này được lọc bởi bộ lọc thông thấp tuyến tính bậc 1 có tần số cắt 4 Hz. Biên độ điện áp của xung vuông là không đổi và có giá trị để tạo ra rung pha đo được là 1,1 UI trong dải tần từ 4 Hz đến 100 kHz;

b) Một tín hiệu xung vuông được tạo bởi dòng bit PRBS($2^{15} - 1$) phát ra ở tần số 200 kHz. Tín hiệu xung vuông này được lọc bởi bộ lọc thông dải tuyến tính bậc 1 với tần số cắt 40 Hz và 100 kHz. Biên độ điện áp của xung vuông là không đổi và có giá trị để tạo ra rung pha đo được là 0,11 UI trong dải tần từ 40 Hz đến 100 kHz.

Giám sát: - Rung pha lấy ra từ tín hiệu ở cổng lối ra của mạng;

- Chuỗi bit lấy ra từ tín hiệu ở cổng lối ra của mạng.

Kết quả: - Rung pha đỉnh - đỉnh tại cổng lối ra của kết nối thỏa mãn bảng 3;

- Ít nhất một trong 10 chu kỳ, mỗi chu kỳ 10 giây, không xảy ra sự thay đổi nội dung nhị phân.

PHỤ LỤC B
(Quy định)
ĐỊNH NGHĨA MÃ HDB3

B.1. Khái quát

Phụ lục này chỉ rõ việc mã hóa HDB3, theo nguyên lý biến đổi AMI. Nội dung của phụ lục này dựa trên phụ lục A của Khuyến nghị G.703 [1] của ITU-T.

Trong mã này, các bit có giá trị nhị phân 1 được biểu thị bằng các xung dương và âm xen kẽ nhau, và các giá trị nhị phân 0 được biểu thị bằng các mức giữa. Có ngoại lệ khi xảy ra nhiều chuỗi bit 0 liên tiếp nhau trong tín hiệu nhị phân.

Trong định nghĩa dưới đây, B biểu thị cho một xung được chèn vào có tuân theo quy tắc AMI, và V biểu thị cho một xung vi phạm quy tắc AMI.

B.2. Định nghĩa

Mỗi khối gồm 4 giá trị 0 liên nhau được thay thế bởi 000V hoặc B00V. Tiến hành chọn 000V hay B00V sao cho số lượng các xung B giữa các V liên nhau là lẻ. Nói cách khác, các xung V liên nhau có cực tính ngược nhau để không tạo ra thành phần dòng điện một chiều.

FOREWORD

The technical standard TCN 68-225: 2004 “**Network interface presentation of 2048 kbit/s digital unstructured and structured leased lines - Technical Requirements**” is based on the standard ETSI EN 300 418 of European Telecommunications Standards Institute.

The technical standard TCN 68-225: 2004 is drafted by Research Institute Posts and Telecommunications (RIPT) at the proposal of Department of Science & Technology of Ministry of Posts and Telematics. The technical standard is adopted by the Decision No. 33/2004/QD-BBCVT dated 29/7/2004 of the Minister of Posts and Telematics.

The technical standard TCN 68-225: 2004 is issued in a bilingual document (Vietnamese version and English version). In cases of interpretation disputes, Vietnamese version is applied.

DEPARTMENT OF SCIENCE & TECHNOLOGY

**NETWORK INTERFACE PRESENTATION OF 2048 kbit/s DIGITAL
UNSTRUCTURED AND STRUCTURED LEASED LINES**

TECHNICAL REQUIREMENTS

*(Issued together with the Decision No.33/2004/QD-BBCVT dated 29/7/2004
of the Minister of Posts and Telematics)*

1. Scope

This technical standard specifies the technical requirements and test principles for the network interface presentations of 2048 kbit/s digital leased lines using 120 Ω interface. This includes:

- The 2048 kbit/s digital unstructured leased line; and
- The 2048 kbit/s digital structured leased line with an information transfer rate of 1984 kbit/s without restriction on binary content.

The technical standard covers the physical, mechanical and electrical characteristics (except safety, overvoltage and EMC aspects) of the network interface and specifies the conformance tests for equipment of the kind that provides the interface presentation.

The technical standard is used for network interconnection management of 2048 kbit/s leased lines.

2. Normative references

[1] ITU-T Recommendation G.703 (1998): "Physical/electrical characteristics of hierarchical digital interfaces".

[2] ITU-T Recommendation O.151 (1992): "Error performance measuring equipment operating at the primary rate and above".

[3] ETSI EN 300 247: "Access and Terminals (AT); 2048 kbit/s digital unstructured leased lines (D2048U); Connection characteristics".

[4] ETSI EN 300 248: " Access and Terminals (AT); 2048 kbit/s digital unstructured leased lines (D2048U); Terminal equipment interface".

[5] ETSI EN 300 419: "Access and Terminals (AT); 2048 kbit/s digital structured leased lines (D2048S); Connection characteristics".

[6] ETSI EN 300 418: "Access and Terminal (AT); 2048 kbit/s digital unstructured and structured leased lines (D2048U and D2048S); Network Interface Presentation".

[7] ETSI EN 300 420: "Access and Terminal (AT); 2048 kbit/s digital structured leased lines (D2048S) Terminal equipment interface".

3. Definitions and Abbreviations

3.1 Definitions

Leased lines: Telecommunications facilities provided by a public telecommunications network that provide defined transmission characteristics between NTPs and that do not include switching functions that the user can control, (e.g. on-demand switching).

Network Termination Point: Physical connections and their technical access specifications which form part of the public telecommunications network and are necessary for access to and efficient communication through that public network.

PRBS($2^{15}-1$): Pseudo Random Bit Sequence (PRBS) (as defined in clause 2.1 of ITU-T Recommendation O.151 [2]).

Terminal equipment: Equipment intended to be connected to the public telecommunications network in order to send, process, or receive information.

3.2. Abbreviations

AIS	Alarm Indication Signal
AMI	Alternate Mark Inversion
CRC-4	Cyclic Redundancy Check-4 bit
D2048S	2048 Digital structure leased line
D2048U	2048 Digital unstructure leased line
dc	Direct current
EMC	ElectroMagnetic Compatibility
ISDN	Integrated Services Digital Network
NTP	Network Termination Point
ONP	Open Network Provision
ppm	parts per million
PRBS	Pseudo Random Bit Sequence
rms	root mean square
RX	RX is a signal input (at either the leased line interface or the test equipment, see figure 1)
TX	TX is a signal output (at either the leased line interface or the test equipment, see figure 1).

4. Technical requirements

4.1. Physical characteristics

The transmit pair is the output from the network interface. The receive pair is the input to the network interface, as shown in figure 1.

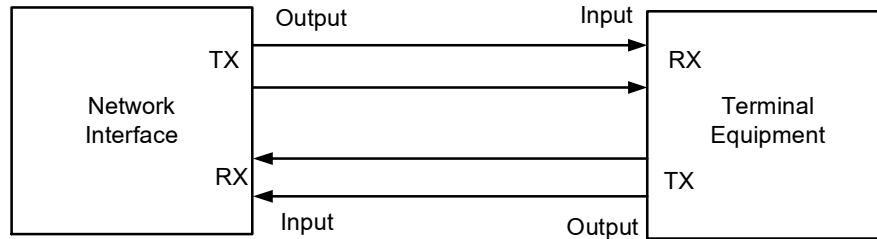


Figure 1: Physical connection

The use on the terminal equipment side of the interface of shielded cables may be necessary to meet radiation and immunity requirements. Therefore the NTP is required to provide a point for connection of the shield (see clause 4.1.2).

4.1.1 Hardwired connection

Requirement: The leased line interface shall provide a means of terminating wire with solid conductors having diameters in the range 0.4 mm to 0.6 mm.

Test: There is no test.

4.1.2 Shield connection point

Requirement: The NTP shall provide a point, or points, to which the shield, or shields, of the cable can be connected.

Test: There shall be a visual inspection that a point, or points, for connection of the shield, or shields, is provided.

4.2. Electrical characteristics

4.2.1 Output port

4.2.1.1 Signal coding

Requirement: The signal transmitted at the output port shall comply with the High Density Bipolar code of order 3 (HDB3) encoding rules (see annex B).

Test: The test shall be according to clause A.1.

4.2.1.2 Waveform shape

Requirement: The pulse at the output port shall comply with the requirements given in table 1 and figure 2, based on ITU-T Recommendation G.703 [1].

Table 1: Waveform shape at the output port

Pulse shape (nominally rectangular)	All marks of a valid signal shall conform to the mask (see figure 2) irrespective of the polarity. The value V corresponds to the nominal peak voltage of a mark.
Test load impedance	120 Ω non-reactive
Nominal peak voltage V of a mark	3 V
Peak voltage of a space	0 ± 0.3 V
Nominal pulse width	244 ns
Ratio of the amplitudes of positive and negative pulses at the centre of the pulse interval	0.95 to 1.05
Ratio of the widths of positive and negative pulses at the nominal half amplitude	0.95 to 1.05

Test: The test shall be conducted according to clause A.2.

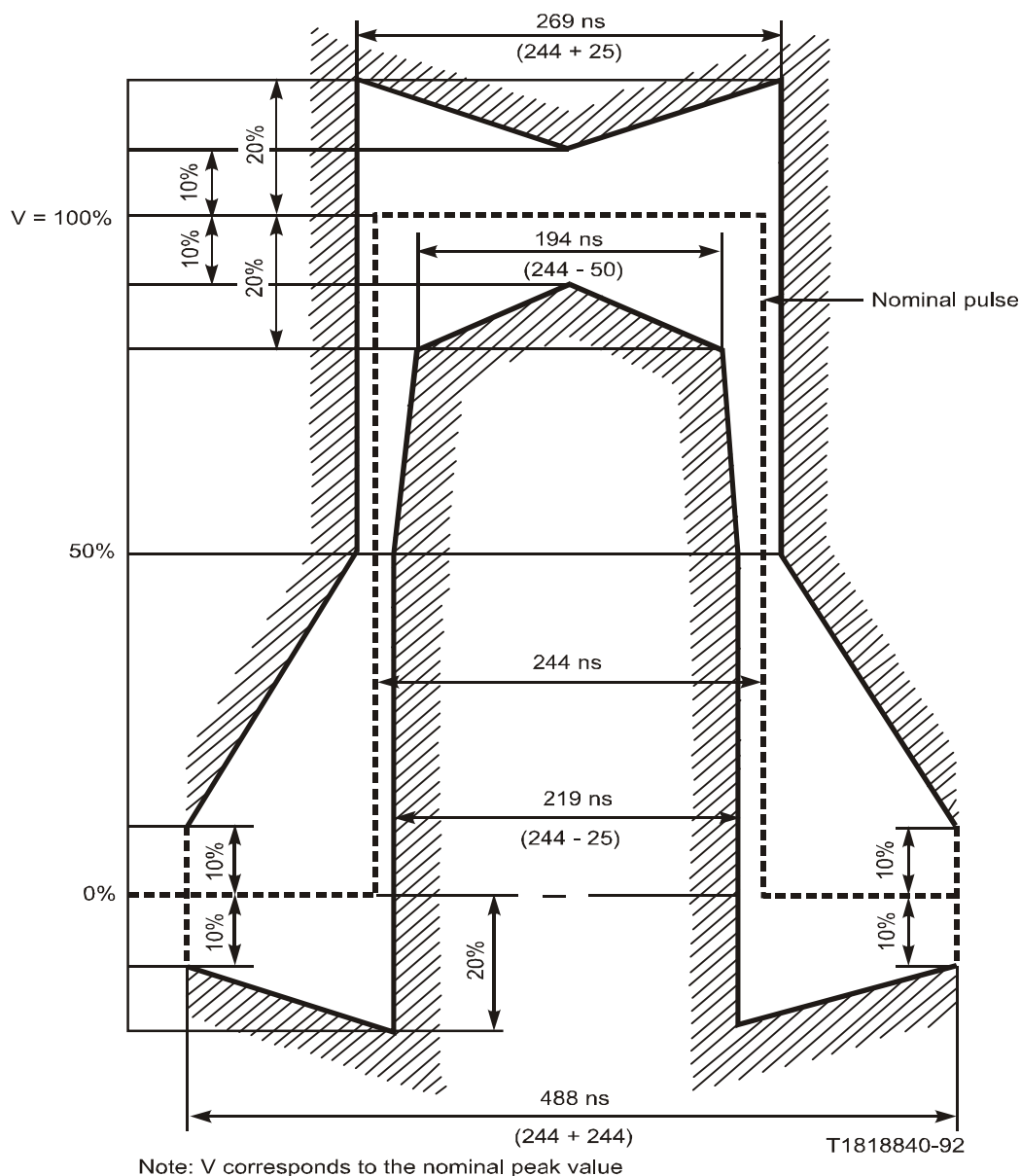


Figure 2: Pulse mask for 2048 kbit/s pulse

4.2.1.3 Output timing under failure conditions

Requirement: When there is a failure within the network and if a signal is presented at the interface output (e.g. an Alarm Indication Signal (AIS)), the output timing shall be 2 048 kbit/s \pm 50 parts per million (ppm).

Test: The test shall be according to clause A.7.

4.2.1.4 Impedance towards ground

Requirement: The impedance towards ground of the output port shall be greater than 1 000 Ω for frequencies in the range 10 Hz to 1 MHz when measured with a sinusoidal test voltage of 2 V root mean square (rms). Ground (in this context) shall be the shield connection point defined in clause 4.1.2.

Test: The test shall be according to clause A.6.

4.2.1.5 Output jitter

Requirement: The maximum jitter at the output port of the leased line shall not exceed the limits specified in table 2, when measured with linear filters with the defined cut-off frequencies.

At frequencies below the lower 3 dB point, the attenuation of the high pass filter shall rise with a value greater than, or equal to, 20 dB per decade. At frequencies above the upper 3 dB point, the attenuation of the low pass filtration shall rise with a value greater than, or equal to, 60 dB per decade.

Table 2: Maximum output jitter

Measurement filter bandwidth		Output jitter
Lower cut-off (high pass)	Upper cut-off (low pass)	Unit Interval (UI) peak-to-peak (maximum)
20 Hz	100 kHz	1.5 UI
18 kHz	100 kHz	0.2 UI

Test: The test shall be conducted according to clause A.8.

4.2.2 Input port

4.2.2.1 Signal coding

Requirement: The input port shall decode without error HDB3 encoded signals in accordance with HDB3 encoding rules (see annex B).

Test: The test shall be conducted according to clause A.5.

4.2.2.2 Input return loss

Requirement: The input return loss shall be greater than or equal to the values given in table 3, which is taken from clause 9.3 of ITU-T Recommendation G.703 [1].

Table 3: Input port minimum return loss

Frequency range	Return loss
51 kHz to 102 kHz	12 dB
102 kHz to 2048 kHz	18 dB
2048 kHz to 3072 kHz	14 dB

Test: The test shall be conducted according to clause A.3.

4.2.2.3 Input loss tolerance

Requirement: The input port shall decode without errors a 2 048 kbit/s signal as defined in clauses 4.2.1.1 and 4.2.1.2 above but modified by a cable or artificial cable with the following characteristics:

- a. Attenuation that follows a 'f law with values throughout the range 0 to 6 dB at 1024 kHz; and
- b. Characteristic impedance of 120 Ω with a tolerance of $\pm 20\%$ in the frequency range from 200 kHz up to, but not including, 1 MHz, and $\pm 10\%$ at 1 MHz.

Test: The test shall be according to clause A.4.

4.2.2.4 Immunity against reflections

Requirement: When a signal comprising a combination of a normal signal and an interfering signal is applied to the input port, via an artificial cable with a loss in the range 0 dB to 6 dB at 1 MHz, no errors shall result due to the interfering signal.

The normal signal shall be a signal encoded according to HDB3, shaped according to the mask of figure 2, with a binary content in accordance with a PRBS($2^{15} - 1$).

The interfering signal shall be the same as the normal signal except that the level is attenuated by 18 dB, the bit rate is within 2 048 kbit/s ± 50 ppm and the timing shall not be synchronized to the normal signal.

Test: The test shall be conducted according to clause A.4.

4.2.2.5 Tolerable longitudinal voltages

Requirement: The receiver shall operate without errors with any input signal in the presence of a longitudinal voltage of magnitude 2 V rms over the frequency range 10 Hz to 30 MHz.

Test: The test shall be conducted according to clause A.5.

4.2.2.6 Impedance towards ground

Requirement: The impedance towards ground of the input port shall be greater than 1000 Ω for frequencies in the range 10 Hz to 1 MHz when measured with a sinusoidal test voltage of 2 V rms. Ground (in this context) shall be the shield connection point defined in clause 4.1.2.

Test: The test shall be according to clause A.6.

4.2.2.7 Input jitter tolerance

Requirement: The leased line shall function as specified with input jitter being the sum of two band limited components as defined in table 4.

Table 4: Components of input jitter

Filters for generation of jitter spectrum (first order)		Bandpass filter for measurement of input jitter	Input jitter measured by bandpass filter
Lower cut-off (high pass)	Upper cut-off (low pass)	(Lower cut-off first order)	Unit interval (UI) peak-to-peak (maximum)
Only low pass	4 Hz	4 Hz to 100 kHz	1.1 UI
40 Hz	100 kHz	40 Hz to 100 kHz	0.11 UI

Test: The test shall be according to clause A.8.

ANNEX A (Normative) TEST METHODS

A.1. Signal coding at the output port

Purpose: to verify that the signal coding at the leased line output port complies with the HDB3 coding rules as required by clause 4.2.1.1.

Test configuration (Figure A.1).

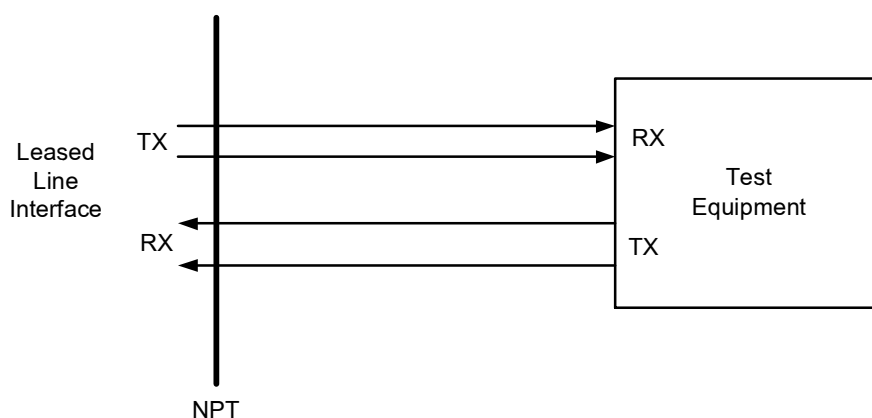


Figure A1: Signal coding at the output port

Interface state: powered.

Stimulus: The leased line interface shall transmit a bit stream including the sequences <0000><even number of binary ONEs><0000> and <0000><odd number of binary ONEs><0000> which shall be encoded into HDB3; where 0 = space and 1 = mark input to the HDB3 encoder.

Monitor: The output bit stream for a test period of sufficient time to allow transmission of 100 occurrences of the above patterns plus the latency period of the error detection mechanism.

Results: There shall be no errors in the HDB3 encoding.

A.2. Waveform shape at output port

Purpose: To verify conformance of the output waveform shape with the requirements of clause 4.2.1.2.

Test configuration: Figure A.2.

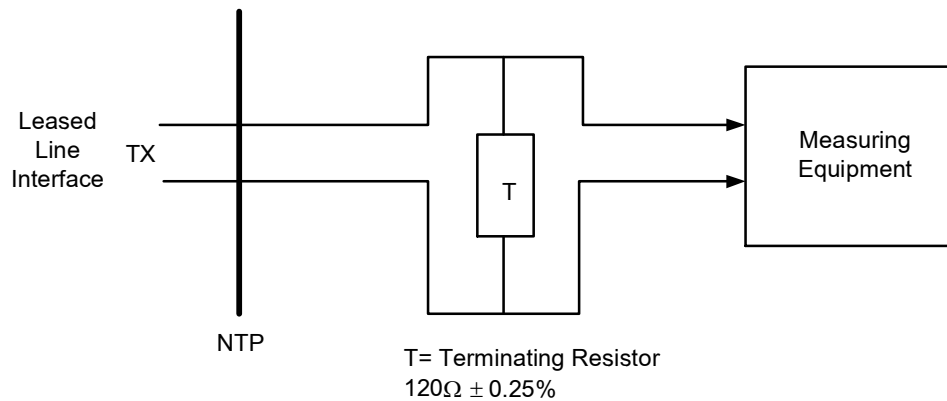


Figure A.2: Waveform shape at output port

Interface state: Powered.

Stimulus: Undefined.

Monitor:

- Marks and spaces transmitted from the NTP, measuring the amplitude and shape of positive and negative pulses (measured at the centre of the pulse interval) and the time duration of positive and negative pulses (measured at the nominal half of the pulse amplitude, i.e. 1.5 V);
- The overall measurement accuracy shall be better than 90 mV. All the measurements shall be performed using measuring equipment capable of recording direct current (dc). A bandwidth of 200 MHz or greater shall be used to ensure the capture of over or undershoot of the pulse.

Results:

- Both positive and negative pulses shall be within the mask of figure 2, where V = 100 % shall be 3 V;
- The bit interval corresponding to a space shall not present voltages higher than ± 0.3 V;
- The ratio between the amplitude of positive and negative pulses shall be in the range from 0.95 to 1.05;
- The ratio between the pulse widths of positive and negative pulses shall be in the range from 0.95 to 1.05.

A.3. Return loss at input port

Purpose: To verify the return loss of the input port of the leased line interface complies with the requirements of clause 4.2.2.2.

Test configuration: Figure A.3.

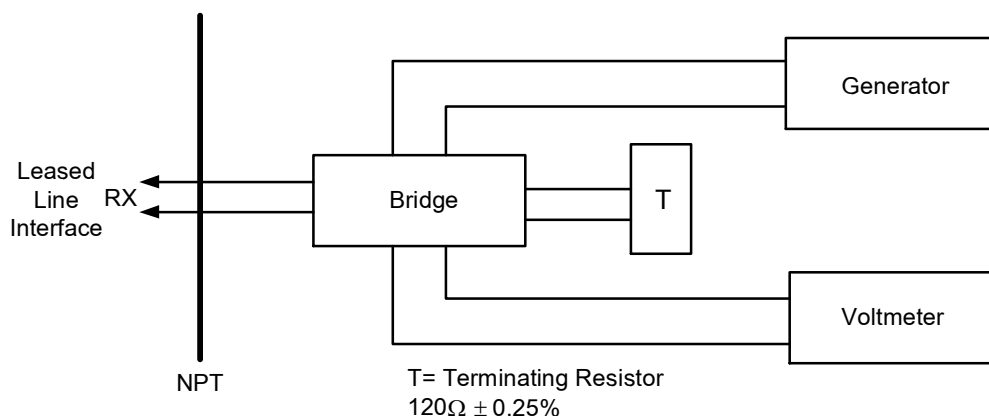


Figure A.3: Return loss at input port

Interface state: Powered.

Stimulus: Sinusoidal signal of 3 V peak at the input to the leased line interface with a frequency variable between 51 kHz and 3072 kHz.

Monitor: Voltage measured across the bridge, representing a terminating resistor of 120 Ω , using a selective voltmeter with a bandwidth of less than 1 kHz.

Results: The measured return loss shall be greater than or equal to the values specified in clause 4.2.2.2.

Note: The characteristics of the generator and of the voltmeter may be different depending on the implementation of the bridge, however the total error of the test set-up should be less than 0.5 dB in the range between 10 dB and 20 dB. When connected to a 120 $\Omega \pm 0.25\%$ resistor the measured return loss of the bridge should be 20 dB higher than the limits specified for the interface.

A.4. Input loss tolerance and immunity against reflections

Purpose: To verify the input port immunity against an interfering signal combined with the input signal, as specified in clause 4.2.2.4, both without cable (i.e. 0 dB attenuation loss) and with a cable attenuation of 6 dB as specified in clause 4.2.2.3.

Test configuration: Figure A.4.

- The interfering signal shall be combined with the main signal in a combining network of impedance 120 Ω , with zero dB loss in the main path and an attenuation in the interference path of 18 dB;
- The cable simulator shall have an attenuation of 6 dB measured at 1024 kHz and an attenuation characteristic that follows a 'f law over the frequency range 100 kHz to 10 MHz;

- The conformance of the interface shall be verified in the following test conditions:
 - a) Without cable simulator and without interfering signal; and
 - b) With cable simulator and without interfering signal; and
 - c) Without cable simulator and with interfering signal; and
 - d) With cable simulator and with interfering signal.
- The test shall be repeated with the wires at the network interface input (RX) reversed.

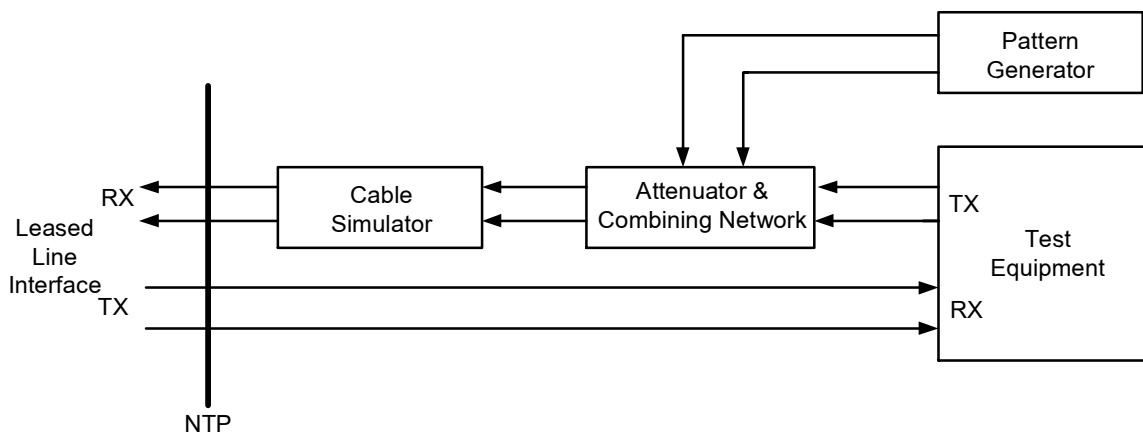


Figure A.4: Immunity against reflections

Interface state: Powered, with received data looped back to the output port.

Stimulus:

- The output signal of the test equipment shall be HDB3 encoded and conform to a pulse shape as defined in figure 2 of the present document. The binary content contained in bits 9 to 256 shall be a PRBS($2^{15} - 1$). The bit rate shall be within the limits $2\,048\text{ kbit/s} \pm 50\text{ ppm}$.

If it is necessary for the correct operation of the leased line interface, the bit stream may be synchronous to the network interface output and/or structured into frames, with the Cyclic Redundancy Check-4 bit (CRC-4), according to EN 300 419 [5]. Within the frames not containing the frame alignment signal, bit 3 (Remote Alarm Indication (RAI)) shall be set to 0 and bits 4 to 8 (S_{a4} to S_{a8}) shall be set to 1. The binary content of the data contained in bits 9 to 256 of the frame shall be a PRBS($2^{15} - 1$).

The interfering signal from the pattern generator shall:

- Be HDB3 encoded and conform to a pulse shape as defined in figure 15 of ITU-T Recommendation G.703 [1], which is reproduced in figure 2 of the present document; and
- Have a binary content with a PRBS($2^{15} - 1$); and

- Have a nominal bit rate of 2 048 kbit/s, not synchronized to the output signal of the test equipment.

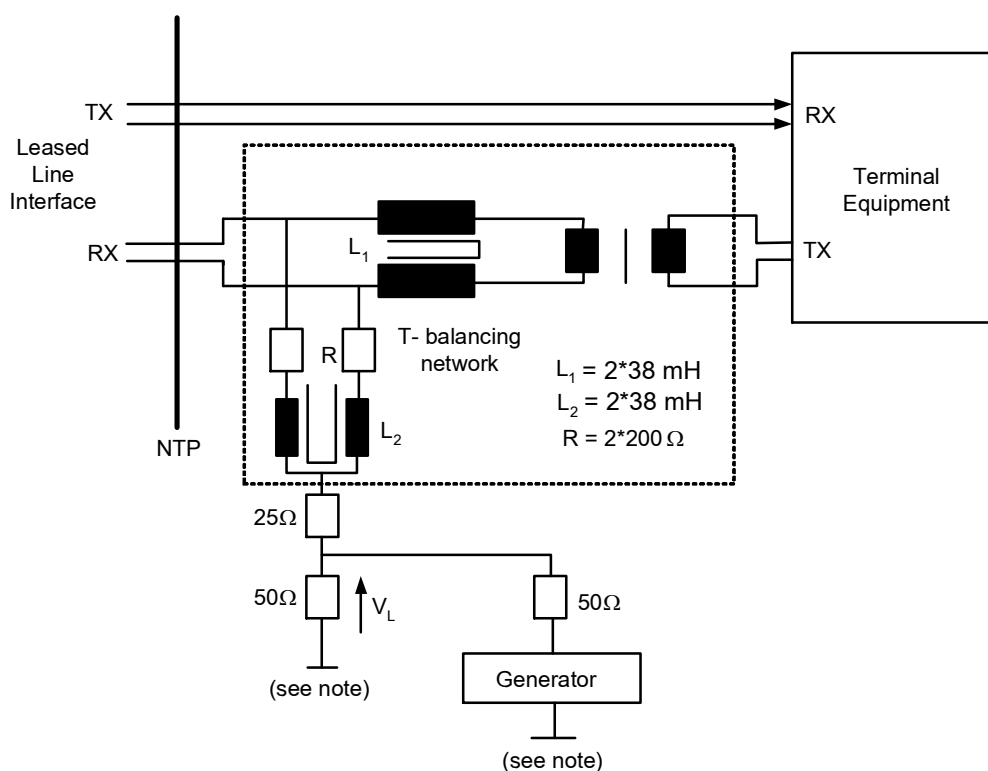
Monitor: Data at output port.

Results: There shall be no bit errors for at least one minute.

A.5. Tolerable longitudinal voltage and HDB3 input coding

Purpose: To verify the minimum tolerance to longitudinal voltages at the input of the leased line interface, as specified in clause 4.2.2.5, and correct recognition of HDB3 code as specified in clause 4.2.2.1.

Test configuration: Figure A.5.



Note: Ground (in this context) shall be the shield connection point defined in clause 4.1.2.

Figure A.5: Tolerable longitudinal voltage and HDB3 input coding

Interface state: Powered, with received data looped back to the output port.

Stimulus: The output signal of the test equipment shall be HDB3 encoded and conform to a pulse shape as defined in figure 15 of ITU-T Recommendation G.703 [1], which is reproduced in figure 2 of the present document. The binary content shall be a PRBS($2^{15} - 1$).

If it is necessary for the correct operation of the leased line interface, the bit stream may be synchronous to the network interface output and/or structured into

frames, with the CRC-4, according to EN 300 419 [5]. Within the frames not containing the frame alignment signal, bit 3 (remote alarm indication) shall be set to 0 and bits 4 to 8 (S_{a4} to S_{a8}) shall be set to 1. The binary content of the data contained in bits 9 to 256 of the frame shall be a PRBS($2^{15} - 1$).

A longitudinal voltage V_L of 2 V rms, ± 20 mV with a frequency variable between 10 Hz and 30 MHz shall be applied for a minimum of 2 seconds.

Monitor: Data at the output port of the leased line.

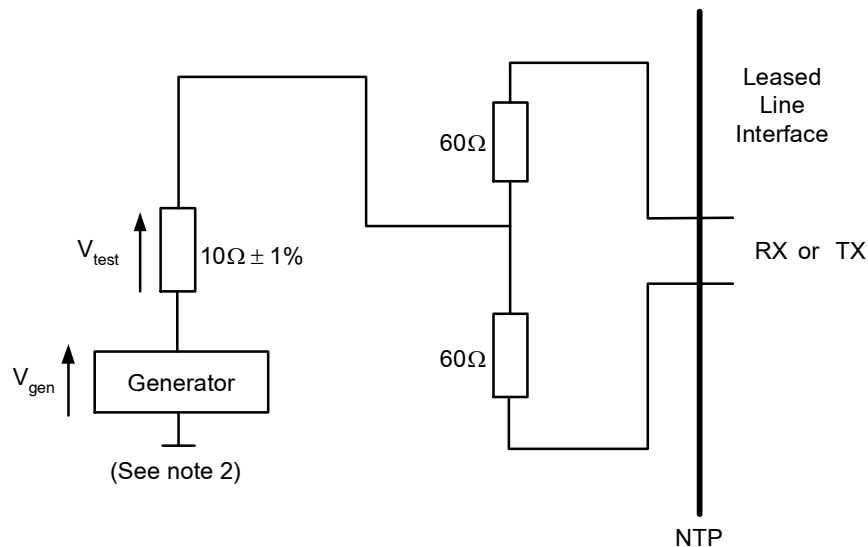
Results: There shall be no bit errors in the PRBS received from the leased line.

Note: The inherent longitudinal conversion loss of the T-balancing network should be greater than 30 dB.

A.6. Impedance towards ground

Purpose: To verify the leased line interface input and output ports impedance towards ground as specified in clauses 4.2.1.4 and 4.2.2.6.

Test configuration: Figure A.6.



Note 1: The 60Ω resistors should be within 1% and matched to better than 0.1%.

Note 2: Ground (in this context) shall be the shield connection point defined in clause 4.1.2.

Figure A.6: Impedance towards ground.

Interface state: Powered.

Stimulus: Sinusoidal test signal (V_{gen}) of 2 V rms, ± 20 mV applied over the frequency range 10 Hz to 1 MHz.

Monitor: Voltage of V_{test} .

Results: Voltage V_{test} shall be less than 19.2 mV rms.

A.7. Output timing under failure conditions

Purpose: To measure the output timing if an output signal is present under network failure conditions as specified in clause 4.2.1.3.

Test Configuration: Figure A.7.

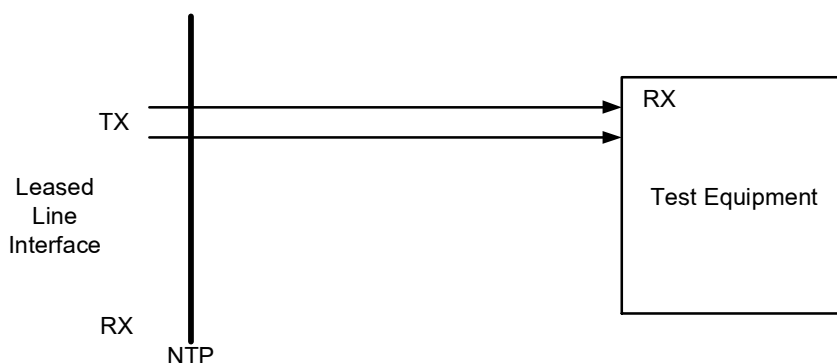


Figure A.7: Output timing under network failure conditions

Interface state: Powered.

Stimulus: The interface shall be configured to provide whatever signal is provided under network failure conditions, e.g. AIS.

Monitor: The output bit rate from the leased line interface.

Results: The output bit rate shall be within the limits of 2048 kbit/s \pm 50 ppm.

A.8. Input and output jitter

Purpose: This test is used to measure tolerance to input jitter (clause 4.2.1.5), maximum output jitter (clause 4.2.2.7).

Note: Further information on the measurement of jitter can be found in ITU-T Supplement number 3.8, Fascicle IV.4 (1988).

Test Configuration: The test equipment is connected to both ends of the leased line sides (see figure A.8). Each direction shall be tested separately:

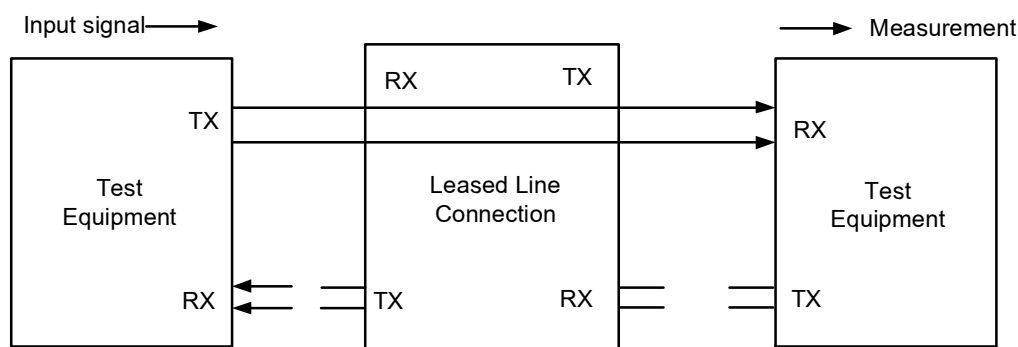


Figure A.8: Jitter measurement

Connection State: Available.

Stimulus: The test equipment shall generate a HDB3 encoded bit stream complying with a waveform shape as defined in figure 2 and this bit stream shall be applied to the input of the connection. Where the leased line provides network timing, the test shall be performed with the test equipment synchronous with the timing provided at the connection output. Where the leased line is capable of carrying user timing, the tests shall be performed at the bit rate limits of 2048 kbit/s + 50 ppm and 2048 kbit/s - 50 ppm.

Jitter is applied to the input bit stream, where jitter is produced by a voltage controlled jitter modulator, modulated by a signal which consists of the following two signals added together:

- a) A square wave signal produced by a PRBS($2^9 - 1$) bit stream generated at a frequency of 100 Hz. The square wave signal shall be filtered by a first order linear low pass filter with the cut off frequency of 4 Hz. The voltage amplitude of the square wave pulses shall be constant and of a value that results in measured jitter of 1.1 UI in the bandwidth of 4 Hz to 100 kHz;
- b) A square wave signal produced by a PRBS($2^{15} - 1$) bit stream generated at a frequency of 200 kHz. The square wave signal shall be filtered by a first order linear band pass filter with the cut off frequencies of 40 Hz and 100 kHz. The voltage amplitude of the square wave pulses shall be constant and of a value that results in measured jitter of 0.11 UI in the bandwidth of 40 Hz to 100 kHz.

Monitor:

- The jitter extracted from the signal at the network output port;
- The bit stream extracted from the signal at the network output port.

Results:

- The peak to peak jitter at the connection output port shall comply with table 3; and
- At least one out of 10 periods of 10 s no alterations to the binary content shall occur.

ANNEX B
(Normative)
DEFINITION OF HDB3 CODE

B.1. General

This annex specifies the modified Alternate Mark Inversion (AMI) code HDB3. The contents of this annex are based on annex A of ITU-T Recommendation G.703 [1].

In this code, binary 1 bits are represented by alternate positive and negative pulses, and binary 0 bits by spaces. Exceptions are made when strings of successive 0 bits occur in the binary signal.

In the definition below, B represents an inserted pulse corresponding to the AMI rule, and V represents an AMI violation.

B.2. Definition

Each block of 4 successive zeros is replaced by 000V or B00V. The choice of 000V or B00V is made so that the number of B pulses between consecutive V pulses is odd. In other words, successive V pulses are of alternate polarity so that no dc component is introduced.